PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-051735
(43)Date of publication of application : 23.02.2001

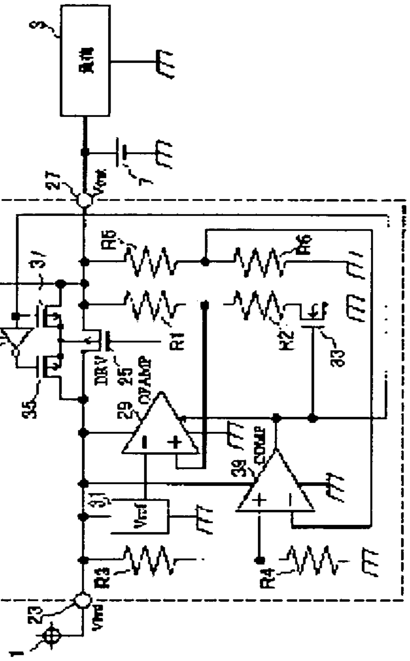
(51)Int.Cl. G05F 3/24

(21)Application number : 11-224510
(22)Date of filing : 06.08.1999

(71)Applicant : RICOH CO LTD
(72)Inventor : MANABE SHINYA
YOSHII KOJI

(54) POWER SOURCE CIRCUIT

(57)Abstract:
PROBLEM TO BE SOLVED: To provide a power source circuit preventing counter-current from a backup battery and dropping the minimum operation voltage of VR.
SOLUTION: In this power source circuit, backup change-over switches 35 and 37 connecting a substrate to a power source 1-side or a backup battery 7-side are connected to the substrate of an output transistor 25. The output terminal of a comparator 39 comparing input voltage Vbat with output voltage Vout is connected to the change-over switch 35 through the change-over switch 37 and an inverter 41. When input voltage Vbat is higher than output Vout, the change-over switch 35 is turned on and the change-over switch 37 is turned off. When input voltage Vbat is lower than output voltage Vout, the change-over switch 35 is turned off add the change-over switch 37 is turned on.



LEGAL STATUS

[Date of request for examination]	30.09.2002
[Date of sending the examiner's decision of rejection]	
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	
[Date of registration]	
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any
damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The voltage stabilizer which stabilizes the power supply supplied to a load and is supplied through an output transistor The cell for backup for backing up a load The comparator circuit which is a power circuit equipped with the above and compares the input voltage and the cell voltage for backup of the aforementioned voltage stabilizer, It has the change means equipped with the function which changes the back bias of the aforementioned output transistor to the supply voltage by the side of the aforementioned input voltage, or the aforementioned cell voltage for backup. the aforementioned change means Based on the output of the aforementioned comparator circuit, when the aforementioned input voltage is higher than the aforementioned cell voltage for backup, the back bias of the aforementioned output transistor is made into the aforementioned supply voltage. The aforementioned input voltage is characterized by making the back bias of the aforementioned output transistor into the aforementioned cell voltage for backup at the time of a low from the aforementioned cell voltage for backup.

[Claim 2] The partial pressure voltage by the 1st partial pressure resistance by which the aforementioned comparator circuit was connected to the aforementioned input voltage side, It is what compares the partial pressure voltage by the 2nd partial pressure resistance connected to the aforementioned cell side for backup. The power circuit according to claim 1 by which the division ratio of partial pressure resistance of the above 1st and the division ratio of partial pressure resistance of the above 2nd are adjusted so that an output may be reversed in the place where the aforementioned input voltage is equal to the aforementioned cell voltage for backup when the aforementioned comparator circuit has offset.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any
damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]
[0001]
[The technical field to which invention belongs] this invention relates to the power circuit equipped with the voltage stabilizer which stabilizes the power supply supplied to a load and is supplied through an output transistor, and the cell for backup for backing up a load.
[0002]
[Description of the Prior Art] An example of the conventional power circuit is shown in drawing 1 . For example, the voltage stabilizer 5 which stabilizes the power supplies 1, such as Li-ion cell, and the power supply which a power supply 1 supplies to the load 3 backed [RAM] up at the time of ON (it is written as VR Voltage Regulator and the following), It consists of a cell 7 for backup for a power supply 1 backing up a load 3 at the time of OFF, and diode 9 with which a power supply 1 prevents current flowing backwards from the cell 7 for backup to a power supply 1 side through VR5 at the time of OFF.
[0003] VR5 is equipped with the input terminal (Vbat) 11 to which a power supply 1 is connected, the reference voltage section (Vref) 13, an operational amplifier (OPAMP) 15, the output transistor (DRV) 17 that consists of a P-channel-MOS transistor, an output terminal (Vout) 19, and feedback resisters R1 and R2. An output terminal is connected to the gate electrode of the output transistor 17, reference voltage Vref is impressed to an inversed input terminal from the reference voltage section 13, and the voltage which pressured output voltage Vout partially by resistance R1 and R2 for the noninverting input terminal is impressed, and it is controlled by the operational amplifier 15 so that the voltage on which output voltage Vout was pressured partially by the operational amplifier 15 by resistance R1 and R2 becomes equal to reference voltage Vref. An output terminal 19 is connected to a load 3 through diode 9, and the cell 7 for backup is connected between diode 9 and the load 3. The cell 7 for backup supplies a power supply to a load 3, when a power supply 1 turns off, or when the voltage of a power supply 1 descends. Diode 9 is formed in the sense to which current does not flow backwards from the cell 7 for backup to a power supply 1 side.
[0004]
[Problem(s) to be Solved by the Invention] When diode is used as a means to prevent the adverse current of current, the voltage drop of the output voltage Vout of VR arises for diode. The voltage drop in diode was as large as about 0.7 V, in order to secure the required voltage Vbk by the load, had to set the output voltage Vout of VR as Vbk+0.7V, and had the problem that the minimum operating voltage of VR could not be made low as a result. Furthermore, when zener diode is used as diode, about A big 10micro adverse current current flows, and the adverse current current becomes about [30micro] A at an elevated temperature. Then, this invention is the power circuit equipped with the cell for backup, and aims at offering the power circuit which can prevent adverse current current and can make the minimum operating voltage of VR low.
[0005]
[Means for Solving the Problem] VR which the power circuit of this invention stabilizes the power supply supplied to a load, and is supplied through an output transistor, The comparator circuit which is a power circuit equipped with the cell for backup for backing up a load, and compares the input voltage and the cell voltage for backup of VR, It has the change means equipped with the function which changes the back bias of an output transistor to the supply voltage or the cell voltage for backup by the side of input voltage. a change means Based on the output of a comparator circuit,

when input voltage is higher than the cell voltage for backup, the back bias of an output transistor is made into supply voltage. As for the time of a low, input voltage is made to make the back bias of an output transistor the cell voltage for backup from the cell voltage for backup.

[0006] When a power supply can supply sufficient voltage, supply of the power supply to a load is performed through VR. When the input voltage of VR is higher than the cell voltage for backup, a comparator circuit controls a change means and makes the back bias of an output transistor supply voltage. As for a comparator circuit, the input voltage of VR controls a change means from the cell voltage for backup at the time of a low, and the back bias of an output transistor is made into the cell voltage for backup. Since the output transistor is turned off [it] and the diode of a retrose is further formed by the power supply side from the cell for backup of the PN junction between the terminal by the side of the power supply of an output transistor (drain), and the substrate at this time, even if it does not form the diode for antisuckbacks separately, the adverse current of the current from the cell for backup to a power supply side can be suppressed. Moreover, since diode for antisuckbacks is not formed separately, it becomes unnecessary to take into consideration the voltage drop by the diode, and the minimum operating voltage of VR can be made low.

[0007]

[Embodiments of the Invention] The partial pressure voltage by the 1st partial pressure resistance by which the comparator circuit was connected to the input voltage side, When the partial pressure voltage by the 2nd partial pressure resistance connected to the cell side for backup is compared and the comparator circuit has offset, so that an output may be reversed in the place where input voltage is equal to the cell voltage for backup It is desirable that the division ratio of the 1st partial pressure resistance and the division ratio of the 2nd partial pressure resistance are adjusted. Consequently, even when offset exists in the difference input transistor of a comparator circuit, a comparator circuit can be operated certainly.

[0008]

[Example] Drawing 2 is the circuit diagram showing an example. It has VR21 that the power supply from a power supply 1 should be stabilized and supplied to a load 3. A power supply 1 is connected to the input terminal (bat) 23 prepared in VR21, and the input terminal 23 is connected to the output terminal (Vout) 27 through the output transistor (DRV) 25 which consists of a P-channel-MOS transistor. The output terminal 27 is connected to the load 3, and the cell 7 for backup is connected between the output terminal 27 and the load 3. As a cell 7 for backup, primary cells, such as a button cell, a rechargeable battery, a super capacitor, etc. can be used.

[0009] VR21 is equipped with the operational amplifier (OPAMP) 29, and the output terminal of an operational amplifier 29 is connected to the gate electrode of the output transistor 25. Reference voltage Vref is impressed to the inversed input terminal of an operational amplifier 29 from the reference voltage section (Vref) 31, and the voltage which pressured partially the output voltage Vout of the output transistor 25 by feedback resisters R1 and R2 is impressed to a noninverting input terminal. Between the terminal by the side of the ground of a feedback resister R2, and a ground, in order to intercept the penetration current at the time of an inoperative, the bias switch 33 which consists of an N channel MOS transistor intervenes.

[0010] The back-bias changeover switches 35 and 37 which consist of a P-channel-MOS transistor are connected to the substrate of the output transistor 25. A changeover switch 35 connects the substrate of the output transistor 25 to a power supply 1 side, and a changeover switch 37 is for connecting the substrate of the output transistor 25 to the cell 7 side for backup. VR21 is equipped also with the comparator (a comparator circuit, COMP) 39, the partial pressure voltage by the partial pressure resistance R3 and R4 connected to the input terminal 23 side (power supply 1 side) is impressed to one input terminal of a comparator 39, and the partial pressure voltage by the partial pressure resistance R5 and R6 connected to the output terminal 27 side (the cell 7 side for backup) is impressed to the input terminal of another side. It connects with the changeover switch 35 through the operational amplifier 29, the bias switch 33, the changeover switch 37, and the inverter 41, and the output terminal of a comparator 39 controls turning on and off of these each part by size of input voltage and the cell voltage for backup. The power supply of an operational amplifier 29, the reference voltage section 31, and a comparator 39 is supplied from the power supply 1. In this example, VR21 surrounded with the dashed line is formed on 1 chip. A change means to constitute this invention is constituted by changeover switches 35 and 37 and the inverter 41.

[0011] Next, operation of this example is explained. Through VR21, by the normal state which supplies a power supply to a load 3, the input voltage Vbat by the side of an input terminal 23 is more than the output voltage Vout by the side of an output terminal 27, "H" (high-level) is outputted from a comparator 39, an operational amplifier 29, the bias switch 33, and a changeover switch 35 are turned on [them], and a changeover switch 37 is turned off [it] by the power supply 1. Thereby, the back bias of the output transistor 25 becomes input voltage Vbat. Output voltage Vout is controlled by this state by fixed voltage by the operational amplifier 29.

[0012] When input voltage turns off, or when the voltage of a power supply 1 falls from the voltage of the cell 7 for backup, the output of a comparator 39 is set to "L" (low level), an operational amplifier 29, the bias switch 33, and a changeover switch 35 are turned off [them], and a changeover switch 37 is turned on [it]. Thereby, while the output transistor 25 is turned off [it], the back bias of the output transistor 25 becomes the voltage of the cell 7 for backup, and, in a power supply 1 side, the current which flows backwards through an output terminal 27 with the diode of a retrose from the cell 7 for backup turns into only current which flows the partial pressure resistance R5 and R6 from the cell 7 for backup by the PN junction between the terminal by the side of the power supply 1 of the output transistor 25 (drain), and a substrate Current can be prevented from almost flowing for the partial pressure resistance R5 and R6 by using the thing of high resistance as partial pressure resistance R5 and R6. Thus, since adverse current current can be prevented without using diode, the minimum operating voltage of VR21 can be made low.

[0013] Moreover, since the power supply of a comparator 39 uses the power supply 1, it does not consume the power of the cell 7 for backup. Moreover, a difference is given and adjusted to the partial pressure resistance R3 and R4 and the division ratio of R5 and R6, and when input voltage becomes low from the cell voltage for backup, it is made for a comparator 39 to surely output "L", when a comparator 39 has offset. moreover, although chip area becomes large since diode needs a big area in order to secure the output current in including diode in VR with the conventional technology and constituting from one chip, since the element which passes the big current in addition to an output transistor is not needed according to this invention, it can perform suppressing the increase in chip area and constituting a power circuit Moreover, although the P-channel-MOS transistor is used as an output transistor in the example, an N channel MOS transistor and a bipolar transistor can also be used.

[0014]

[Effect of the Invention] The comparator circuit which compares the input voltage and the cell voltage for backup of VR by the power circuit of this invention, It has the change means equipped with the function which changes the back bias of an output transistor to the supply voltage or the cell voltage for backup by the side of input voltage. a change means Based on the output of a comparator circuit, when input voltage is higher than the cell voltage for backup, the back bias of an output transistor is made into supply voltage. Since input voltage was made to make the back bias of an output transistor the cell voltage for backup at the time [cell voltage / for backup] of a low, adverse current current is prevented, and since diode is not used further, the minimum operating voltage of VR can be made low.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any
damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]
[Drawing 1] It is the circuit diagram showing an example of the conventional power circuit.
[Drawing 2] It is the circuit diagram showing one example.
[Description of Notations]
1 Power Supply
3 Load
7 Cell for Backup
21 Voltage Stabilizer (VR)
23 Input Terminal
25 Output Transistor
27 Output Terminal
29 Operational Amplifier
31 Reference Voltage Section
33 Bias Switch
35 37 Back-bias changeover switch
39 Comparator
41 Inverter
R1, R2 Feedback resister
R3, R4, R5, R6 Partial pressure resistance

[Translation done.]

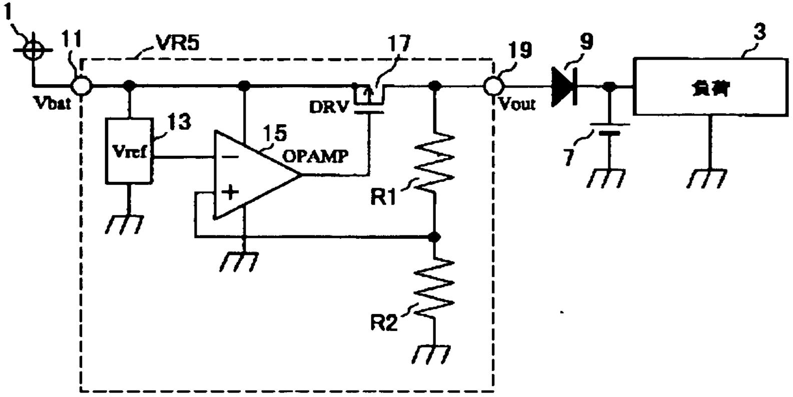
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

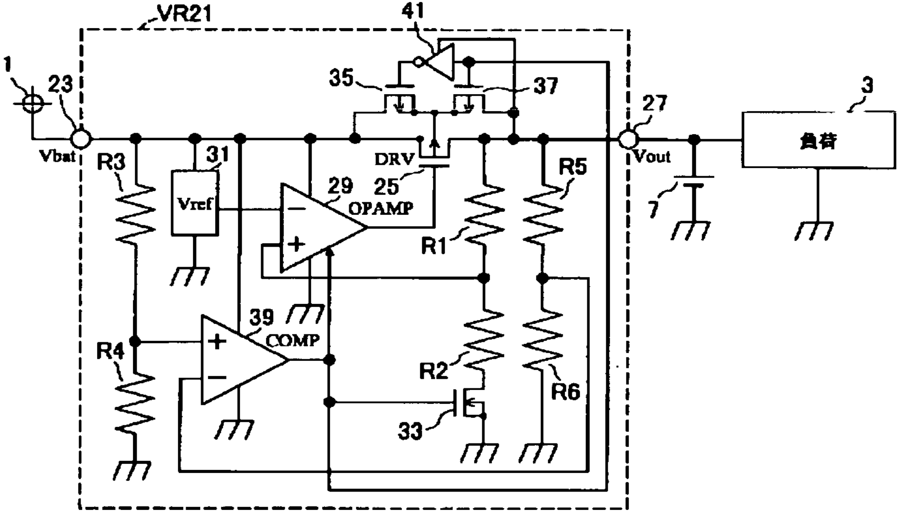
1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]



[Drawing 2]



[Translation done.]

(19)日本国特許庁（ＪＰ）　　(12) **公開特許公報**（Ａ）　　(11)特許出願公開番号

特開2001－51735

（P2001－51735A）

(43)公開日　平成13年２月23日(2001.2.23)

---

(51)Int.Cl.⁷	識別記号	ＦＩ	テーマコード゛(参考)
Ｇ０５Ｆ　3/24		Ｇ０５Ｆ　3/24	Ｚ　５Ｈ４２０

審査請求　未請求　請求項の数２　ＯＬ　（全　５　頁）

(21)出願番号　特願平11－224510

(22)出願日　平成11年８月６日(1999.8.6)

(71)出願人　000006747
株式会社リコー
東京都大田区中馬込１丁目３番６号

(72)発明者　真鍋　晋也
東京都大田区中馬込１丁目３番６号　株式会社リコー内

(72)発明者　吉井　宏治
東京都大田区中馬込１丁目３番６号　株式会社リコー内

(74)代理人　100085464
弁理士　野口　繁雄

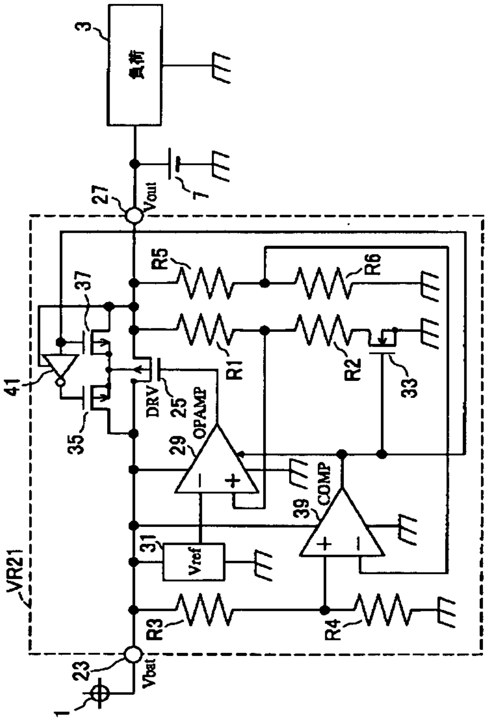
Ｆターム(参考)　5H420 BB12 CC02 CC06 DD02 EA12 EA42 EA43 EB01 EB18 FF03 FF25

(54)【発明の名称】　電源回路

(57)【要約】

【課題】　バックアップ用電池からの逆流電流を防止し、かつＶＲの最低動作電圧を低くすることができる電源回路を提供する。

【解決手段】　出力トランジスタ２５の基板には、基板を電源１側又はバックアップ用電池７側のいずれかに接続するバックバイアス切替えスイッチ３５，３７が接続されている。入力電圧Ｖｂａｔと出力電圧Ｖｏｕｔを比較するコンパレータ３９の出力端子が切替えスイッチ３７、及びインバータ４１を介して切替えスイッチ３５に接続され、入力電圧Ｖｂａｔが出力電圧Ｖｏｕｔより高いとき、切替えスイッチ３５がオン、切替えスイッチ３７がオフになり、入力電圧Ｖｂａｔが出力電圧Ｖｏｕｔより低いとき、切替えスイッチ３５がオフ、切替えスイッチ３７がオンになる。



【特許請求の範囲】

【請求項１】　負荷に供給する電源を安定化し出力トランジスタを介して供給する定電圧回路と、負荷をバックアップするためのバックアップ用電池とを備えた電源回路において、

前記定電圧回路の入力電圧とバックアップ用電池電圧とを比較する比較回路と、

前記出力トランジスタのバックバイアスを前記入力電圧側の電源電圧又は前記バックアップ用電池電圧に切り替える機能を備えた切替え手段と、を備え、

前記切替え手段は、前記比較回路の出力に基づいて、前記入力電圧が前記バックアップ用電池電圧より高いときは前記出力トランジスタのバックバイアスを前記電源電圧にし、前記入力電圧が前記バックアップ用電池電圧より低いときは前記出力トランジスタのバックバイアスを前記バックアップ用電池電圧にするようにしたことを特徴とする電源回路。

【請求項２】　前記比較回路は、前記入力電圧側に接続された第１の分圧抵抗による分圧電圧と、前記バックアップ用電池側に接続された第２の分圧抵抗による分圧電圧とを比較するものであって、前記比較回路がオフセットを持っている場合にも、前記入力電圧が前記バックアップ用電池電圧に等しいところで出力が反転するように、前記第１の分圧抵抗の分圧比と前記第２の分圧抵抗の分圧比が調節されている請求項１に記載の電源回路。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は、負荷に供給する電源を安定化し出力トランジスタを介して供給する定電圧回路と、負荷をバックアップするためのバックアップ用電池とを備えた電源回路に関するものである。

【０００２】

【従来の技術】従来の電源回路の一例を図１に示す。例えばＬｉ－イオン電池等の電源１と、電源１がオン時に、ＲＡＭ等のバックアップされる負荷３に供給する電源を安定化する定電圧回路（Voltage Regulator、以下、ＶＲと略記する）５と、電源１がオフ時に、負荷３をバックアップするためのバックアップ用電池７と、電源１がオフ時に、バックアップ用電池７からＶＲ５を通して電源１側へ電流が逆流するのを防ぐダイオード９から構成されている。

【０００３】ＶＲ５は、電源１が接続される入力端子（Ｖｂａｔ）１１、基準電圧部（Ｖｒｅｆ）１３、オペアンプ（ＯＰＡＭＰ）１５、ＰチャネルＭＯＳトランジスタからなる出力トランジスタ（ＤＲＶ）１７、出力端子（Ｖｏｕｔ）１９及び帰還抵抗Ｒ１，Ｒ２を備えている。オペアンプ１５では、出力端子が出力トランジスタ１７のゲート電極に接続され、反転入力端子に基準電圧部１３から基準電圧Ｖｒｅｆが印加され、非反転入力端子に出力電圧Ｖｏｕｔを抵抗Ｒ１とＲ２で分圧した電圧が印加され、オペアンプ１５により、出力電圧Ｖｏｕｔが抵抗Ｒ１とＲ２により分圧された電圧が基準電圧Ｖｒｅｆに等しくなるように制御される。出力端子１９は、ダイオード９を介して、負荷３に接続され、ダイオード９、負荷３間には、バックアップ用電池７が接続されている。バックアップ用電池７は、電源１がオフしたとき、又は電源１の電圧が降下したときに負荷３に電源を供給する。ダイオード９はバックアップ用電池７から電源１側に電流が逆流しない向きに設けられている。

【０００４】

【発明が解決しようとする課題】電流の逆流を防止する手段としてダイオードを用いた場合、ダイオードでＶＲの出力電圧Ｖｏｕｔの電圧降下が生じる。ダイオードでの電圧降下は約０．７Ｖと大きく、負荷で必要な電圧Ｖｂｋを確保するためには、ＶＲの出力電圧ＶｏｕｔをＶｂｋ＋０．７Ｖに設定しなければならず、その結果ＶＲの最低動作電圧を低くできないという問題があった。さらに、ダイオードとしてツェナーダイオードを用いた場合には、１０μＡ程度の大きな逆流電流が流れ、その逆流電流は高温では３０μＡ程度になる。そこで本発明は、バックアップ用電池を備えた電源回路であって、逆流電流を防止し、かつＶＲの最低動作電圧を低くすることができる電源回路を提供することを目的とするものである。

【０００５】

【課題を解決するための手段】本発明の電源回路は、負荷に供給する電源を安定化し出力トランジスタを介して供給するＶＲと、負荷をバックアップするためのバックアップ用電池とを備えた電源回路であって、ＶＲの入力電圧とバックアップ用電池電圧とを比較する比較回路と、出力トランジスタのバックバイアスを入力電圧側の電源電圧又はバックアップ用電池電圧に切り替える機能を備えた切替え手段と、を備え、切替え手段は、比較回路の出力に基づいて、入力電圧がバックアップ用電池電圧より高いときは出力トランジスタのバックバイアスを電源電圧にし、入力電圧がバックアップ用電池電圧より低いときは出力トランジスタのバックバイアスをバックアップ用電池電圧にするようにしたものである。

【０００６】電源が十分な電圧を供給することができる場合、負荷への電源の供給はＶＲを介して行なわれる。ＶＲの入力電圧がバックアップ用電池電圧より高いとき、比較回路は、切替え手段を制御して、出力トランジスタのバックバイアスを電源電圧にする。ＶＲの入力電圧がバックアップ用電池電圧より低いときは、比較回路は、切替え手段を制御して、出力トランジスタのバックバイアスをバックアップ用電池電圧にする。このとき、出力トランジスタはオフになっており、さらに、出力トランジスタの電源側の端子（ドレイン）と基板との間にはＰＮ接合によってバックアップ用電池から電源側とは逆向きのダイオードが形成されているので、逆流防止用

ダイオードを別途設けなくても、バックアップ用電池から電源側への電流の逆流を抑制することができる。また、逆流防止用ダイオードを別途設けないことから、そのダイオードによる電圧降下を考慮する必要がなくなり、ＶＲの最低動作電圧を低くすることができる。

【０００７】

【発明の実施の形態】比較回路は、入力電圧側に接続された第１の分圧抵抗による分圧電圧と、バックアップ用電池側に接続された第２の分圧抵抗による分圧電圧とを比較するものであって、比較回路がオフセットを持っている場合にも、入力電圧がバックアップ用電池電圧に等しいところで出力が反転するように、第１の分圧抵抗の分圧比と第２の分圧抵抗の分圧比が調節されていることが好ましい。その結果、比較回路の差動入力トランジスタにオフセットが存在する場合でも、比較回路を確実に動作させることができる。

【０００８】

【実施例】図２は、実施例を示す回路図である。電源１からの電源を負荷３に安定して供給すべく、ＶＲ２１が備えられている。電源１は、ＶＲ２１に設けられた入力端子（ｂａｔ）２３に接続され、入力端子２３は、ＰチャネルＭＯＳトランジスタからなる出力トランジスタ（ＤＲＶ）２５を介して、出力端子（Ｖｏｕｔ）２７に接続されている。出力端子２７は負荷３に接続されており、出力端子２７、負荷３間には、バックアップ用電池７が接続されている。バックアップ用電池７としては、ボタン電池等の一次電池や、二次電池、スーパーキャパシタ等を用いることができる。

【０００９】ＶＲ２１には、オペアンプ（ＯＰＡＭＰ）２９が備えられており、オペアンプ２９の出力端子は、出力トランジスタ２５のゲート電極に接続されている。オペアンプ２９の反転入力端子には基準電圧部（Ｖｒｅｆ）３１から基準電圧Ｖｒｅｆが印加され、非反転入力端子には出力トランジスタ２５の出力電圧Ｖｏｕｔを帰還抵抗Ｒ１とＲ２で分圧した電圧が印加される。帰還抵抗Ｒ２のグラウンド側の端子とグラウンド間には、非動作時の貫通電流を遮断するために、ＮチャネルＭＯＳトランジスタからなるバイアススイッチ３３が介在している。

【００１０】出力トランジスタ２５の基板には、ＰチャネルＭＯＳトランジスタからなるバックバイアス切替えスイッチ３５，３７が接続されている。切替えスイッチ３５は出力トランジスタ２５の基板を電源１側に接続し、切替えスイッチ３７は出力トランジスタ２５の基板をバックアップ用電池７側に接続するためのものである。ＶＲ２１には、コンパレータ（比較回路、ＣＯＭＰ）３９も備えられており、コンパレータ３９の一方の入力端子には入力端子２３側（電源１側）に接続された分圧抵抗Ｒ３，Ｒ４による分圧電圧が印加され、他方の入力端子には出力端子２７側（バックアップ用電池７側）に接続された分圧抵抗Ｒ５，Ｒ６による分圧電圧が印加される。コンパレータ３９の出力端子は、オペアンプ２９、バイアススイッチ３３及び切替えスイッチ３７、並びにインバータ４１を介して切替えスイッチ３５に接続されており、入力電圧とバックアップ用電池電圧との大小により、これらの各部のオン・オフを制御するようになっている。オペアンプ２９、基準電圧部３１及びコンパレータ３９の電源は電源１から供給されている。この実施例において、破線で囲まれたＶＲ２１は１チップ上に形成されている。本発明を構成する切替え手段は、切替えスイッチ３５，３７及びインバータ４１により構成される。

【００１１】次に、この実施例の動作を説明する。電源１により、ＶＲ２１を介して、負荷３に電源を供給する通常状態では、入力端子２３側の入力電圧Ｖｂａｔは出力端子２７側の出力電圧Ｖｏｕｔ以上であり、コンパレータ３９から”Ｈ”（ハイレベル）が出力され、オペアンプ２９、バイアススイッチ３３及び切り替えスイッチ３５がオンになり、切替えスイッチ３７がオフになる。これにより出力トランジスタ２５のバックバイアスは入力電圧Ｖｂａｔになる。この状態では、出力電圧Ｖｏｕｔはオペアンプ２９により一定電圧に制御される。

【００１２】入力電圧がオフしたとき、又は電源１の電圧がバックアップ用電池７の電圧より低下したとき、コンパレータ３９の出力は”Ｌ”（ローレベル）になり、オペアンプ２９、バイアススイッチ３３及び切替えスイッチ３５がオフになり、切替えスイッチ３７がオンになる。これにより、出力トランジスタ２５はオフになるとともに、出力トランジスタ２５のバックバイアスはバックアップ用電池７の電圧になり、出力トランジスタ２５の電源１側の端子（ドレイン）と基板との間のＰＮ接合によるバックアップ用電池７から電源１側とは逆向きのダイオードによって、バックアップ用電池７から出力端子２７を通して逆流する電流は、分圧抵抗Ｒ５，Ｒ６を流れる電流のみになる。分圧抵抗Ｒ５，Ｒ６として高抵抗のものを用いることにより、分圧抵抗Ｒ５，Ｒ６にはほとんど電流が流れないようにすることができる。このように、ダイオードを用いないで逆流電流を防止することができるので、ＶＲ２１の最低動作電圧を低くすることができる。

【００１３】また、コンパレータ３９の電源は電源１を用いているのでバックアップ用電池７の電力を消費することはない。また、コンパレータ３９がオフセットを持つ場合には、分圧抵抗Ｒ３，Ｒ４及びＲ５，Ｒ６の分圧比に差を持たせて調節し、入力電圧がバックアップ用電池電圧より低くなったときにはコンパレータ３９が”Ｌ”を必ず出力するようにしておく。また、従来技術でダイオードをＶＲに含めて１チップで構成する場合には、出力電流を確保するためにダイオードが大きな面積を必要とするのでチップ面積が大きくなるが、本発明に

よれば、出力トランジスタ以外に大きな電流を流す素子を必要としないので、チップ面積の増加を抑制して電源回路を構成することができる。また、実施例では出力トランジスタとしてＰチャネルＭＯＳトランジスタを用いているが、ＮチャネルＭＯＳトランジスタやバイポーラトランジスタを用いることもできる。

【００１４】

【発明の効果】本発明の電源回路では、ＶＲの入力電圧とバックアップ用電池電圧とを比較する比較回路と、出力トランジスタのバックバイアスを入力電圧側の電源電圧又はバックアップ用電池電圧に切り替える機能を備えた切替え手段と、を備え、切替え手段は、比較回路の出力に基づいて、入力電圧がバックアップ用電池電圧より高いときは出力トランジスタのバックバイアスを電源電圧にし、入力電圧がバックアップ用電池電圧より低いときは出力トランジスタのバックバイアスをバックアップ用電池電圧にするようにしたので、逆流電流を防止し、さらにダイオードを用いないので、ＶＲの最低動作電圧を低くすることができる。

【図面の簡単な説明】

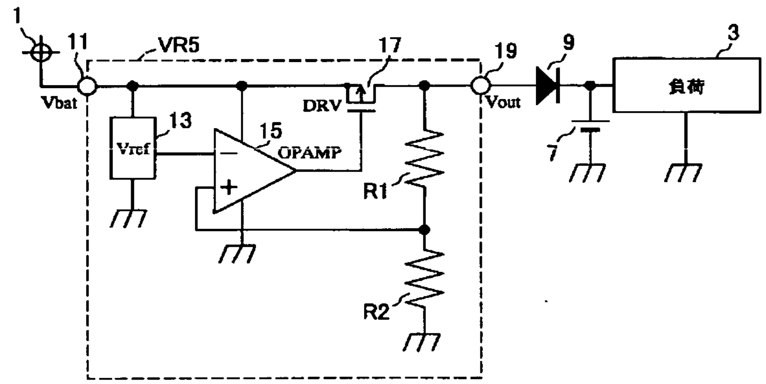
【図１】　従来の電源回路の一例を示す回路図である。

【図２】　一実施例を示す回路図である。

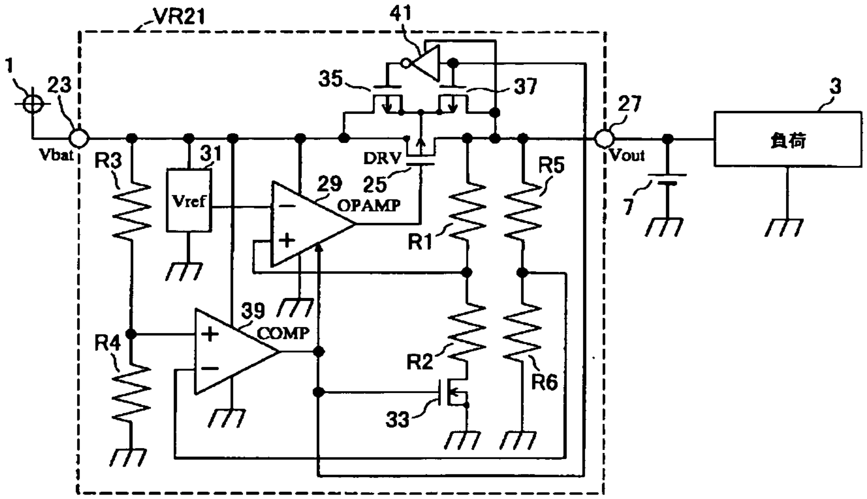
【符号の説明】

１	電源
３	負荷
７	バックアップ用電池
２１	定電圧回路（ＶＲ）
２３	入力端子
２５	出力トランジスタ
２７	出力端子
２９	オペアンプ
３１	基準電圧部
３３	バイアススイッチ
３５，３７	バックバイアス切替えスイッチ
３９	コンパレータ
４１	インバータ
Ｒ１，Ｒ２	帰還抵抗
Ｒ３，Ｒ４，Ｒ５，Ｒ６	分圧抵抗

【図１】



【図２】


VR21
41
35
37
1
23
27
3
Vbat
Vout
負荷
R3
31
DRV
25
R5
Vref
29
OPAMP
7
R1
39
COMP
R4
R2
R6
33